

DERWENT-ACC-NO: 1994-344052

DERWENT-WEEK: 199443

COPYRIGHT 2006 DERWENT INFORMATION LTD

TITLE: Semiconductor device with quad-flat package in resin-sealed mould - has die=pad with semiconductor chip terminals connected to inner leads, which are bent with convex undulation being soldered to terminals, and chip having top surface test connections NoAbstract

PATENT-ASSIGNEE: HITACHI CONSTR MACHINERY CO LTD[HITT]

PRIORITY-DATA: 1993JP-0038342 (February 26, 1993)

PATENT-FAMILY:

PUB-NO	PUB-DATE	LANGUAGE
PAGES MAIN-IPC		
JP 06252334 A	September 9, 1994	N/A
011 H01L 023/50		

APPLICATION-DATA:

PUB-NO	APPL-DESCRIPTOR	APPL-NO
APPL-DATE		
JP 06252334A	N/A	1993JP-0038342
February 26, 1993		

INT-CL (IPC): H01L021/60, H01L021/66 , H01L021/82 , H01L023/28 , H01L023/50

ABSTRACTED-PUB-NO: JP 06252334A

EQUIVALENT-ABSTRACTS:

CHOSEN-DRAWING: Dwg.1/10

TITLE-TERMS: SEMICONDUCTOR DEVICE QUAD FLAT PACKAGE RESIN SEAL MOULD
SEMICONDUCTOR CHIP TERMINAL CONNECT INNER LEAD BEND
CONVEX

UNDULATING SOLDER TERMINAL CHIP TOP SURFACE TEST CONNECT
NOABSTRACT

ADDL-INDEXING-TERMS:

QFP

DERWENT-CLASS: U11 U14

EPI-CODES: U11-D03A1; U11-D03A2; U11-E01; U11-F01E; U14-H03A2;

SECONDARY-ACC-NO:

Non-CPI Secondary Accession Numbers: N1994-269905

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平6-252334

(43)公開日 平成6年(1994)9月9日

(51)Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 23/50	X	9272-4M		
21/60	3 1 1 Q	6918-4M		
21/66	E	7630-4M		
23/28	A	8617-4M		
		9169-4M	H 0 1 L 21/ 82	S
審査請求 未請求 請求項の数 8 O L (全 11 頁) 最終頁に続く				

(21)出願番号 特願平5-38342

(22)出願日 平成5年(1993)2月26日

(71)出願人 000005522

日立建機株式会社

東京都千代田区大手町2丁目6番2号

(72)発明者 多田 信彦

茨城県土浦市神立町650番地 日立建機株式会社土浦工場内

(72)発明者 三柳 直毅

茨城県土浦市神立町650番地 日立建機株式会社土浦工場内

(72)発明者 下村 義昭

茨城県土浦市神立町650番地 日立建機株式会社土浦工場内

(74)代理人 弁理士 春日 譲

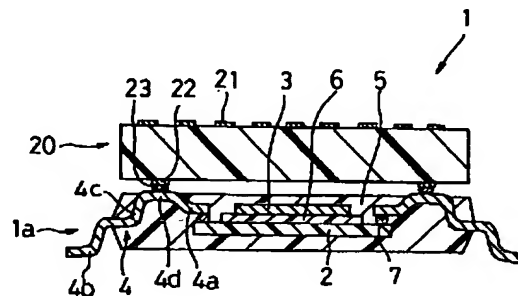
最終頁に続く

(54)【発明の名称】 半導体装置

(57)【要約】

【目的】モールドによる封止後やプリント配線基板上への実装後でも半導体装置の回路変更を容易に行うことができ、半導体装置が多種類で特殊仕様であっても低コストでかつ高品質を損なうことなく製造することができるようにする。

【構成】半導体チップ2をダイパッド3に接合すると共に、インナーリード4aの先端部分を半導体チップ2の端子に接続する。また、モールド部1aの内部においてインナーリード4aを折り曲げてモールド部1aの表面に露出させ接続部4dを形成する。そして接続部4dと積層配線基板20下面の端子22とをハンダバンプ23で接続する。積層配線基板20の内部にはユーザ側の用途や要請に沿って構成された積層構造をなす回路が設けられており、その上面の端子21は回路変更のための接続端子や回路検査ための検査端子として使用される。



- 1 : 半導体装置
- 1 a : モールド部
- 2 : 半導体チップ
- 4 : リードフレーム
- 4 a : インナーリード
- 4 b : アウターリード
- 4 c : 凸部
- 4 d : 接続部
- 5 : 樹脂モールド
- 7 : 金バンプ
- 20 : 積層配線基板
- 2 1 , 2 2 : 端子
- 2 3 : ハンダバンプ

【特許請求の範囲】

【請求項1】 半導体チップの端子をリードフレームのインナーリードに電気的に接続し、これら半導体チップ及びリードフレームのインナーリードを樹脂モールドにて一体に封止したモールド部を有する半導体装置において、

前記モールド部の側面及び下面の少なくとも一方に前記インナーリードへ連なる第1の接続部を形成すると共に、そのインナーリードを折り曲げて前記モールド部の上面に露出する第2の接続部を形成し、前記モールド部の上面に少なくとも上面及び下面に端子を有する積層配線基板を載置し、該積層配線基板の下面の端子を前記第2の接続部に電気的に接続したことを特徴とする半導体装置。

【請求項2】 請求項1記載の半導体装置において、前記積層配線基板の上面の端子は、電子部品または外部の電子機器と接続するための端子であることを特徴とする半導体装置。

【請求項3】 請求項1記載の半導体装置において、前記積層配線基板の上面の端子は、その使用時以外には電気絶縁材料によって被覆されていることを特徴とする半導体装置。

【請求項4】 請求項1記載の半導体装置において、前記積層配線基板の上面の端子のうち、特定の端子には予め電子部品が接続されていることを特徴とする半導体装置。

【請求項5】 請求項1記載の半導体装置において、前記モールド部の外形寸法と前記積層配線基板の外形寸法とがほぼ等しいことを特徴とする半導体装置。

【請求項6】 請求項1記載の半導体装置において、前記第2の接続部を、相隣り合う前記インナーリード間で長手方向にずらせて形成したことを特徴とする半導体装置。

【請求項7】 半導体チップの端子をリードフレームのインナーリードに電気的に接続し、これら半導体チップ及びリードフレームのインナーリードを樹脂モールドにて一体に封止した半導体装置において、前記樹脂モールドによって少なくとも上面及び下面に端子を有する積層配線基板がさらに一体に封止され、前記積層配線基板下面の端子と前記インナーリードとが直接接続され、前記リードフレームのアウトリードが前記積層配線基板の外方へ伸びていることを特徴とする半導体装置。

【請求項8】 半導体チップの端子をリードフレームのインナーリードに電気的に接続し、これら半導体チップ及びリードフレームのインナーリードを樹脂モールドにて一体に封止したモールド部を有する半導体装置において、

前記モールド部の側面及び下面の少なくとも一方に前記インナーリードへ連なる第1の接続部を形成すると共

に、そのインナーリードを折り曲げて前記モールド部の上面に露出する第2の接続部を形成し、前記モールド部の上面に少なくとも上面及び下面に端子を有するフィルム製配線基板を載置し、該フィルム製配線基板の下面の端子を前記第2の接続部に電気的に接続したことを特徴とする半導体装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は半導体チップの端子をリードフレームに接続して樹脂モールドにて封止した半導体装置に係わり、特に、四方向からアウトリードを出したQFP (Quad Flat Package) と呼ばれるプラスチックフラットパッケージの構成を備えた半導体装置に係わる。

【0002】

【従来の技術】 従来の半導体装置においては、多くの場合、金属製のリードフレーム上に半導体チップが搭載され、その半導体チップの端子とリードフレームのインナーリードとが金属線等によりワイヤボンディングされ、さらに樹脂モールドによってこれら半導体チップ及びインナーリードが封止されている。このような半導体装置のうち、例えば 特開平2-187054号公報に記載の半導体装置は、1つの半導体チップと、幾つかの複合コンデンサ及び複合インダクタと、抵抗素子とを一体にして樹脂モールドで封止したものである。

【0003】

【発明が解決しようとする課題】 近年、電子部品の配線密度は益々高くなってきているため、樹脂モールドによって一体に封止した後、または半導体装置をプリント配線基板上に搭載し端子を接続した後に回路変更を行うことは非常に難しくなっている。即ち、半導体装置のプリント配線基板上への実装後に回路変更を行うためには、例えばリード間に多数の接続用の線を複雑に引き回す必要があり、配線密度が高い電子部品においてこれを行うことは極めて煩雑な作業となる。

【0004】 また、半導体装置の回路仕様はユーザ別に様々であり、場合によってはごく少量しか必要としないこともある。このような多種類かつ少量で特殊仕様の半導体装置を低コストでしかも高品質を維持しながら大量生産することは不可能である。

【0005】 先述の特開平2-187054号公報等に代表される従来の半導体装置において、上記のような半導体装置のモールド後や実装後の回路変更、及び多種類で特殊仕様の半導体装置を製造する上での問題点を解決した例はない。

【0006】 本発明の目的は、モールドによる封止後やプリント配線基板上への実装後においても回路変更を容易に行うことができ、多種類で特殊仕様であっても低コストでかつ高品質を損なうことなく製造することができる半導体装置を提供することにある。

【0007】

【課題を解決するための手段】上記目的を達成するため、本発明によれば、半導体チップの端子をリードフレームのインナーリードに電気的に接続し、これら半導体チップ及びリードフレームのインナーリードを樹脂モールドにて一体に封止したモールド部を有する半導体装置において、前記モールド部の側面及び下面の少なくとも一方に前記インナーリードへ連なる第1の接続部を形成すると共に、そのインナーリードを折り曲げて前記モールド部の上面に露出する第2の接続部を形成し、前記モールド部の上面に少なくとも上面及び下面に端子を有する積層配線基板を載置し、該積層配線基板の下面の端子を前記第2の接続部に電気的に接続したことを特徴とする半導体装置が提供される。

【0008】上記半導体装置において、好ましくは、前記積層配線基板の上面の端子は、電子部品または外部の電子機器と接続するための端子である。

【0009】また、上記半導体装置において、好ましくは、前記積層配線基板の上面の端子は、その使用時以外には電気絶縁材料によって被覆されている。

【0010】また、上記半導体装置において、好ましくは、前記積層配線基板の上面の端子のうち、特定の端子には予め電子部品が接続されている。

【0011】また、上記半導体装置において、好ましくは、前記モールド部の外形寸法と前記積層配線基板の外形寸法とがほぼ等しい。

【0012】また、上記半導体装置において、好ましくは、前記第2の接続部を、相隣り合う前記インナーリード間で長手方向にずらせて形成する。

【0013】また、上記目的を達成するため、本発明によれば、半導体チップの端子をリードフレームのインナーリードに電気的に接続し、これら半導体チップ及びリードフレームのインナーリードを樹脂モールドにて一体に封止した半導体装置において、前記樹脂モールドによって少なくとも上面及び下面に端子を有する積層配線基板がさらに一体に封止され、前記積層配線基板下面の端子と前記インナーリードとが直接接続され、前記リードフレームのアウトターリードが前記積層配線基板の外方へ伸びていることを特徴とする半導体装置が提供される。

【0014】また、上記目的を達成するため、本発明によれば、半導体チップの端子をリードフレームのインナーリードに電気的に接続し、これら半導体チップ及びリードフレームのインナーリードを樹脂モールドにて一体に封止したモールド部を有する半導体装置において、前記モールド部の側面及び下面の少なくとも一方に前記インナーリードへ連なる第1の接続部を形成すると共に、そのインナーリードを折り曲げて前記モールド部の上面に露出する第2の接続部を形成し、前記モールド部の上面に少なくとも上面及び下面に端子を有するフィルム製配線基板を載置し、該フィルム製配線基板の下面の端子を前

記第2の接続部に電気的に接続したことを特徴とする半導体装置が提供される。

【0015】

【作用】上記のように構成した本発明において、インナーリードに連なりモールド部の側面及び下面の少なくとも一方へ形成した第1の接続部は、従来のようにプリント配線基板に電気的に接続される。そして、モールド部上面に積層配線基板を載置し、その下面の端子と上記インナーリードを折り曲げてモールド部上面に露出させた第2の接続部とを接続することにより、上記第2の接続部、従って半導体チップの端子は上記積層配線基板内に設けられた回路を介して積層配線基板上面の端子に電気的に接続されることになる。この積層配線基板内の回路はユーザ側の用途や要請に沿って適宜決定される。

【0016】このような構成にしておけば、積層配線基板上面の端子を利用して容易に回路変更を行うことが可能となる。しかも、この回路変更は半導体装置をプリント配線基板上に実装する前は勿論、半導体装置をプリント配線基板上に実装した後であっても行うことが可能である。

【0017】また、モールド部に接合される積層配線基板としては、たとえ少量であっても低コストでかつ高品質のものが容易に製作可能であり、この積層配線基板を適宜交換することによって多種の仕様の半導体装置を容易に製造することが可能である。例えば、半導体チップ及びインナーリードを一体に封止した共通の回路構成をもつモールド部を予め大量に製作しておき、積層配線基板をユーザ側の用途や要請に沿って各々製作し、これらを一体に接合することで、多種類で特殊仕様であっても低コストでかつ高品質を損なうことなく半導体装置を製造することが可能である。

【0018】また、積層配線基板の上面の端子を電子部品または外部の電子機器との接続に用いることにより、容易に回路変更を行うことが可能となる。

【0019】また、積層配線基板の上面の端子を電気絶縁材料によって被覆することにより、この端子の使用時以外において、塵埃等の付着による端子同士の短絡が防止される。

【0020】また、積層配線基板の上面の特定の端子に予め電子部品を接続することにより、特殊な回路仕様に对应して容易に回路変更を行うことが可能となる。

【0021】また、モールド部の外形寸法と積層配線基板の外形寸法とをほぼ等しくすることにより、モールド部の外形寸法内で上記のような回路変更を行ったり多種類で特殊仕様の半導体装置を製造することが可能となり、プリント配線基板の実装密度が向上する。

【0022】また、上記第2の接続部を、相り隣り合うインナーリード間で長手方向にずらせて形成することにより、第2の接続部の間隔が広がる。従って、積層配線基板を配置し、この積層配線基板の下面の端子と第2

5

の接続部とを接続する際に、相隣り合う部分同士で干渉したり短絡を起こすことが防止される。

【0023】また、少なくとも上面及び下面に端子を有する積層配線基板を、半導体チップ及びインナーリードを封止するモールドと共に一体に封止することにより、予め封止したモールド部に後から積層配線基板を接合する場合に比べて、半導体装置の厚みが薄くなり、さらに高密度化を実現することが可能となる。また、この積層配線基板下面の端子とインナーリードとを直接接続することにより、前述のようにインナーリードを曲げるなどしてモールド部表面に接続部を形成する必要がなくなり、製作が容易になる。積層配線基板の外方へ伸びるアウトターリードは半導体装置をプリント配線基板上へ実装する時の接続に用いられる。

【0024】また、少なくとも上面及び下面に端子を有するフィルム製配線板をモールド部の上面に載置し、このフィルム製配線板の下面の端子にモールド部上面より露出した第2の接続部を接続することにより、自由に形状を変えることができるフィルム製配線板の特徴を利用して立体的な回路等の複雑な配線パターンを容易に実現することが可能となり、さらに高性能で高密度な配線を実現することが可能となる。また、この場合も、モールド部の側面及び下面の少なくとも一方へ露出する第1の接続部は、従来のようにプリント配線基板上に電氣的に接続される。

【0025】

【実施例】以下、本発明の一実施例による半導体装置を図1～図5により説明する。本実施例はQFP (Quad Flat Package) と呼ばれるフラットプラスチックパッケージに類似した構成を有する半導体装置の例である。

【0026】まず、本実施例の半導体装置の構成を図1及び図2により説明する。図1及び図2において、本実施例の半導体装置1はモールド部1a及び積層配線基板20を備えている。このうち、モールド部1aは、半導体チップ2と、半導体チップ2の上側に位置しこれを搭載したダイパッド3と、半導体チップ2の端子に電氣的に接続されたリードフレーム4と、これら半導体チップ2、ダイパッド3及びリードフレーム4を一体的に封止した樹脂モールド5とを有している。積層配線基板20は複数の端子21を上面に、モールド部1aとの接続用の端子22を下面に備えており、その内部にはユーザ側の用途や要請に沿って構成された図示しない回路（積層構造をなす回路）が設けられている。また、モールド部1aの外形状と積層配線基板20の外形状とはほぼ等しくなっている。

【0027】モールド部1aにおいて、リードフレーム4のインナーリード4aはその先端が半導体チップ2の端子部分まで伸びて該端子に金バンプ7により電氣的に接続されると共に、樹脂モールド5の内部においてインナーリード4aの該端子に至る途中に凸部4cが形成さ

6

れている。この凸部4cは、樹脂モールド5の表面に露出して接続部4dを形成し、この接続部4dには端子として使用する場合に接続がし易いようにハンダメッキ（図示していない）が施されている。また、インナーリード4aの内方部分は図2に示すように放射状に配置され、かつその部分の幅は半導体チップ2に近づくにしたがって次第に狭くなっている。さらに、半導体チップ2は、回路形成面をダイパッド3に向けて熱硬化性の接着剤6でダイパッド3に接合されており、リードフレーム4の樹脂モールド5側面より外側に突出したアウトターリード4bの部分は下方に曲げ成形されている。このアウトターリード4bは接続部として半導体装置1をプリント配線基板上に実装する時のプリント配線との電氣的接続に用いられる。尚、このアウトターリードは樹脂モールド5側面からではなく、樹脂モールド5下面より突出させてもよい。

【0028】上記モールド部1a及び積層配線基板20は、モールド部1aの接続部4dと積層配線基板20の下面の端子22とがハンダバンプ23で接続されることにより一体に接合されており、積層配線基板20の上面の端子21は回路変更のための接続端子、または回路検査や動作確認のための検査端子、または他の電子部品の接続や外部の電子機器との接続のために使用される。この端子21の使用時期は、半導体装置1のプリント配線基板への実装前であっても後であってもよい。尚、モールド部1aと積層配線基板20との接合をより確実にするためにこれらの間に接着剤を塗布してもよい。

【0029】次に、上述した半導体装置1の製造工程を図3～図5により説明する。まず、ステップ100において、例えば銅、銅合金、42アロイ、コパル等の金属板をレベラーにかけ、巻きグセ等を矯正して平らにする。次にステップ101において、その金属板を加工し、図4に示すように、ダイパッド3及びリードフレーム4と、これらを製造途中に支持するためのダムバー10及びガイド穴12を有する周辺枠材11とを形成する。この時、リードフレーム4は、後ほど凸部を形成した際においてもその先端が半導体チップ2の端子部分まで伸びる長さに成形する。また、リードフレーム4のインナーリード4a先端部分のピッチは金属板の板厚が0.15mmの場合で0.07mm程度とする。リードフレーム4の先端部分をこのような長さ及び微細ピッチとすることにより、高集積化され微細ピッチを持つ半導体チップの端子にリードフレーム4を直接接続することが可能となる。このような微細ピッチを持つリードフレーム4の加工方法は、本件出願人が先に出願した特願平4-313615号（平成4年11月24日出願）において述べられている加工方法により実現可能である。次いで、上記のように加工した金属板の全面にハンダメッキ処理を施す。

【0030】次に、ステップ102において、金型プレ

50

ス等を用いてインナーリード4 aの途中に凸部4 cを形成する。この凸部4 cの高さはモールド後において凸部4 cがモールド部1 aの表面に露出できるような寸法とする。尚、凸部4 cを形成後この凸部4 cの露出する面、即ち接続部4 dの表面に補強テープを貼り付けてもよい。これにより、個々のインナーリードに分離された後でも位置がずれたりばらばらになることが防止される。このように接続部4 dに貼られた補強テープは、後述のステップ106の樹脂モールド後に除去される。

【0031】次にステップ103において、半導体チップ2の回路形成面に熱硬化性の接着剤を塗布すると共に、半導体チップ2の端子に金バンプを形成する。なお、熱硬化性の接着剤を塗布する前に、半導体チップ2の回路形成面には予め電気絶縁性の保護膜を形成しておくことが好ましい。

【0032】次にステップ104において、上記のように形成された金属板のダイパッド3上に半導体チップ2を搭載する。この時、半導体チップ2は接着剤の塗布した回路形成面をダイパッド3に対向するように配置し、かつリードフレーム4の先端を半導体チップ2の端子に配置された金バンプに一致させる。

【0033】次にステップ105において、ダイパッド3の上から高温に加熱したコテを押し当てることで熱と圧力を加え、熱硬化性の接着剤を硬化させて半導体チップとダイパッド3を接着する。また、リードフレーム4の先端部分にも同様に高温に加熱したコテを押し当てることで熱と圧力を加え、リードフレーム4の先端と半導体チップ2の端子を金バンプを介して電氣的に接続する。この場合、2つのコテを一緒に押し当てることにより、半導体チップ2とダイパッド3の接合とリードフレーム先端とチップ端子との接続は同時に行われる。この接続が完了した状態を図5に示す。

【0034】次にステップ106において、上記のように接合、接続された半導体チップ2、ダイパッド3及びリードフレーム4のインナーリード4 aを樹脂モールド5にて一体的に封止しモールド部1 aを形成する。この段階において、ステップ102でインナーリード4 aの途中に形成した凸部表面はモールド部1 aの表面に一応露出しているが、その表面は樹脂モールドが部分的にのったりして清浄ではないので、モールド部1 aの表面を研削し完全にその表面を露出させて接続部4 dを形成する。また、ステップ102で凸部4 cの露出する面に補強テープを貼った場合には、補強テープも同時に研削により除去する。但し、この場合、補強テープは剥がして除去してもよい。さらにこの接続部4 dを接続端子として使用する場合に接続がし易いようにこの部分にハンダメッキを施す。この接続部4 dは後のステップにおける積層配線基板20下面の端子22との接続に用いられる。

【0035】次にステップ107において、ダムバー1

0及び周辺枠材11を切除してアウターリードをそれぞれ切りはなし、半導体チップ2とリードフレーム4との接続状況を検査する。この時、上記のようにして形成された接続部4 dを使用することができる。そして、プリント配線基板への半導体装置の実装時にプリント配線との電氣的接続を行うためのアウターリード4 bを折り曲げ成形する。

【0036】次にステップ108において、モールド部1 a上面に積層配線基板20を配置し、モールド部1 a上面の接続部4 dに積層配線基板20下面の端子22をハンダバンプ23によって接続する。この時、モールド部1 aと積層配線基板20との間に接着剤を塗布し両者の接合を確実にしてもよい。また、この時のハンダバンプ23による接続の温度、即ちこのハンダの溶解温度は、その他の接合部分が溶解したり劣化したりしないよう、他のいずれの接合温度よりも低い温度とすることが望ましい。

【0037】次いで、インナーリード4 a、従って半導体チップ2の端子と積層配線基板20との接合を検査する。この時、積層配線基板20上面の端子21を検査端子として利用することができる。また、モールド部1 a上面の接続部4 dと積層配線基板20下面の端子22とを接続する際に、上記のようなハンダバンプを使用せずに導電性クリームを使用して両者を接続すれば、両者の間に浮きや隙間がないように確実に接続することができ、しかも容易にこの接続を解いてモールド部1 aと積層配線基板20とを分離することができる。この場合、積層配線基板20上面の端子を回路検査や動作確認用に用いることができる。

【0038】次にステップ109において、製造番号や製品番号等をマーキングし、最後にステップ109において製品の検査をし、包装して出荷する。

【0039】以上のように構成した半導体装置1においては、4 aインナーリードの途中部分にモールド部1 aの上面へ露出する接続部4 dを形成し、積層配線基板20下面の端子22と接続部4 dとを電氣的に接続するので、半導体チップ2の端子は、接続部としてのアウターリードを介してプリント配線基板に電氣的に接続されると共に、接続部4 d及び積層配線基板20内に設けられた回路を介して上面の端子21に電氣的に接続される。従って、この積層配線基板20上面の端子21を利用し端子同士を相互に結線したり他の電子部品等を接続することにより、容易に回路変更を行うことができる。しかも、この回路変更は半導体装置1をプリント配線基板上に実装した後であっても行うことができる。

【0040】また、モールド部1 aに接合される積層配線基板20としては、たとえ少量であっても低コストでかつ高品質のものが容易に製作可能であり、この積層配線基板20を適宜交換することによって多種の仕様の半導体装置を容易に製造することができる。例えば、共通

の回路構成を持つモールド部1aを予め大量に製作しておき、ユーザ側の用途や要請に沿って製作した各々の積層配線基板20と一体に接続することで、多種類で特殊仕様であっても低コストでかつ高品質を損なうことなく半導体装置を製造することが可能である。

【0041】また、モールド部1aと積層配線基板20の外形状法をほぼ等しくするので、モールド部の外形状法内で上記のような回路変更を行ったり多種類で特殊仕様の半導体装置を製造することができ、プリント配線基板の実装密度が向上する。

【0042】また、積層配線基板20上面の端子21は回路検査や動作確認のための検査端子として使用することもできる。特に、多ピン化狭ピッチ化された最近の半導体装置においては、アウターリードを利用して各種検査を行おうとすると相隣り合うリード同士で短絡を起こしたり、リードを変形させてしまうことが多く、信頼性に問題があるとして、例えば検査用の配線基板等にリードをわざわざ接合して検査し、その後その接合を解いて本来のプリント配線基板への接続を行うという煩雑な方式がとられていたが、端子21を利用できることで、このような煩雑さは解消し、高い信頼性でかつ容易に検査作業を行うことができる。

【0043】また、本実施例の半導体装置はリードフレームを用いているので、リードフレームのアウターリードを利用して従来のQFPと同様にリフローハンダ付けによる実装が可能であり、例えばポリイミドフィルム上に形成したCu箔のリードと半導体チップの端子とを直接接合するTAB (Tap Automated Bonding) 方式の半導体装置に比べ実装時の取扱いが極めて容易である。

【0044】また、以上の半導体装置1の製造工程によれば、インナーリード4aの途中に形成される凸部を、リードフレームやダイパッドや枠材を含む一枚の金属板から形成するので、容易にかつ精度よく加工が行える。

【0045】また、インナーリードとチップ端子との接続は金バンプ7を介して直接行われるので、インナーリード4aと半導体チップ2とを一括で接続でき、加工時間が短縮し、半導体装置の製造工程が大幅に簡素化され量産性が向上する。また、接続部分の強度も向上し、樹脂をモールドする際にモールド樹脂によって接続部分が断線する等の事故を防止できる。また、インナーリード4aと半導体チップ2の端子とを直接接合するのでチップ端子のピッチを小さくすることができ、半導体チップ2の寸法を小型化して1枚のウェハー素材から取れる半導体チップの数を増加することができ、コスト低減を図ることができる。さらに、半導体チップ2の位置決め精度の向上等が図れ、半導体装置の信頼性が著しく高められる。また、平面状のリードフレームと半導体チップとを重ね合わせて構成するので半導体装置全体の薄型化が可能である。

【0046】尚、上記のようにインナーリード4aの一

端を半導体チップ2の端子近傍まで伸ばしてこれらを直接接合するのではなく、インナーリード4aと半導体チップ2の端子を従来のワイヤーボンディング法で接続してもよい。

【0047】本発明の他の実施例を図6～図8により説明する。本実施例の半導体装置1は、図6のようにモールド部1bの両方の表面に露出する接続部を形成した3種類のインナーリード40、41、42を有する。そしてこれらインナーリード40、41、42は順に配置されている。積層配線基板20bとモールド部1bとは、インナーリード40、41、42をそれぞれ折り曲げて上面に露出させた接続部40a、41a、42aと積層配線基板20b下面の端子43、44、45とがハンダバンプ46、47、48で接続されることにより、一体に接合されている。また、積層配線基板20b上面は電気絶縁材料の保護フィルム49によって被覆され、上面の端子50が保護されている。

【0048】また、インナーリード40は図7(a)に示すような形に曲げ成形され、積層配線基板20b側に露出する接続部40aに加え、その反対側のモールド部1b表面に露出する接続部40bをそれぞれ形成しており、モールド部1bの側面においてリードの外方部分が切除されている。即ち、アウターリードは存在しない。同様に、図7(b)及び(c)に示すように、インナーリード41において接続部41aに加え接続部41bが、インナーリード42において接続部42aに加え接続部42bがそれぞれ形成されており、いずれもアウターリードは存在しない。上記インナーリード40、41、42においては、図示のように各接続部が相互で異なる位置に露出するように、即ち相隣り合うインナーリード間で長手方向でずらせるようにして形成されている。

【0049】上記接続部のうち、接続部40a、41a、42aは上述のように積層配線基板20b下面の端子43、44、45と接続するために使用されるが、接続部40b、41b、42bはアウターリードの代わりに半導体装置1をプリント配線基板に実装する時のプリント配線との電気的接続に用いられる。

【0050】また、回路変更を行うために、積層配線基板20b上面の端子50は相互に結線される他、例えば図8に示すように予め電子部品51等が接続されることもある。また端子の使用時においては、使用される端子50が被覆している保護フィルム49が、溶剤による溶解または機械的方法により除去される。さらに、電子部品51等の接続後に、再び保護フィルムで該当する部分を被覆してもよい。

【0051】上記のように構成した本実施例によれば、前述の実施例と同様の効果が得られる他、相隣り合うインナーリード40、41、42間で積層配線基板20bとの接続のための接続部40a、41a、42aを長手

11

方向でずらせるようにして形成するので、これら接続部とモールド部1b下面の端子とを接続する際に、相隣り合う部分同士で干渉したり短絡を起こすことが防止される。

【0052】また、プリント配線との電気的接続のための接続部40b、41b、42bも長手方向でずらせるようにして形成するので、これら接続部の間隔が広くなり、プリント配線基板に実装する時のプリント配線との接続が容易になる。

【0053】また、積層配線基板20bの上面を電気絶縁材料の保護フィルム49によって被覆するので、塵埃等の付着で作業中の端子同士が短絡することが防がれる。

【0054】また、積層配線基板20bの上面の端子50に予め電子部品51を接続することにより、特殊な回路仕様に対応して容易に回路変更を行うことができる。

【0055】尚、本実施例ではダイパッドがないが、勿論これを設けてもよい。

【0056】本発明のさらに他の実施例を図9により説明する。本実施例においては、凹型の積層配線基板20cがモールド5によって半導体チップ2やインナーリード4aと共に一体に封止されている。インナーリード4aは図1や図6のインナーリードのように曲げ加工はされておらずモールド5の表面には露出してない。そしてこのインナーリード4aの上面に積層配線基板20cが載置され、積層配線基板20c下面の端子22cがハンダバンプ23cによってインナーリード4aに直接接続されている。また、積層配線基板20cの凹部30は半導体チップ2の寸法よりも少し大きく、半導体チップ2が凹部30の中に嵌め込まれるような状態でモールドされている。また、図6と同様に積層配線基板20c上面は電気絶縁材料よりなる保護フィルム49によって被覆され、上面の端子50が保護されている。さらに、モールド5より突出するアウターリード4bは接続部として半導体装置をプリント配線基板に実装する時のプリント配線との電気的接続に用いられる。

【0057】以上のように構成した本実施例によれば、図1の実施例と同様の効果が得られるだけでなく、積層配線基板20cをもモールド5と共に一体に封止するので、図1の実施例に比べて半導体装置自体の薄型化を図ることができ、さらに高密度化を実現することができる。また、半導体チップ2が凹部30の中に嵌め込まれるような状態でモールドされるので、さらに薄くすることができる。

【0058】また、積層配線基板20c下面の端子22cとインナーリード4aとを直接接続するので、インナーリードを曲げるなどしてモールド部表面に露出させる必要がなくなり、製作が容易になる。

【0059】本発明のさらに他の実施例を図10により説明する。本実施例においては、モールド部1dの上面

12

にフィルム製配線板であるフレキシブル配線テープ60が接着剤60Aにより接着されている。このフレキシブル配線テープ60は絶縁材のテープ61aに金メッキによって配線部62を構成しさらに絶縁材のテープ61bで配線部62を挟み込んだテープ状の配線板であり、その形状は自由に変えられる。配線部62の下面の端子62aはハンダバンプ63により接続部4dに接続されている。

【0060】また、フレキシブル配線テープ60上面には外部との電子部品との接続用に複数の端子64が設けられており、この端子64と配線部62とはフレキシブル配線テープ60内部において図示しない配線によって結線されている。この配線はユーザ側の用途や要請に沿って構成される。また、配線部62の端部62bも外部の電子部品との接続用に使用される。さらに、モールド部1dより突出するアウターリード4bは接続部として半導体装置をプリント配線基板に実装する時のプリント配線との電気的接続に用いられる。

【0061】以上のように構成した本実施例においては、モールド部1dの上面にフィルム製配線板であるフレキシブル配線テープ60を取り付け、配線部62の下面の端子62aと接続部4dとを接続し、配線部62の端部62b及び上面の端子64を外部の電子部品との接続用に使用するので、自由に形状を変えることが可能なフレキシブル配線テープ60の特徴を生かして立体的な回路等の複雑な配線パターンを容易に実現することができ、さらに高性能で高密度な配線を実現することができる。尚、本実施例ではダイパッドがないが、勿論これを設けてもよい。

【0062】

【発明の効果】本発明の半導体装置によれば、積層配線基板の下面の端子をモールド部上面の接続部に接続するので、積層配線基板の上面の端子を利用して、モールドによる封止後やプリント配線基板上への実装後においても回路変更を容易に行うことができる。また、この半導体装置は多種類で特殊仕様であっても低コストでかつ高品質を損なうことなく製造することができる。

【0063】さらに、この半導体装置は高い信頼性でかつ容易に回路検査や動作確認を行うことができる。

【図面の簡単な説明】

【図1】本発明の一実施例による半導体装置の断面図である。

【図2】図1に示す半導体装置の積層配線基板及び樹脂モールド部を除去して示す平面図である。

【図3】図1の半導体装置の製造工程を示す図である。

【図4】図3に示す製造工程において、ダイパッドとリードフレームを加工した後の金属板の平面図である。

【図5】図3に示す製造工程において、ダイパッドとインナーリードに半導体チップを接合、接続した状態を示す平面図である。

13

14

【図6】本発明の他の実施例による半導体装置の断面図であって、各インナーリードをまとめて示す断面図である。

【図7】図6に示した半導体装置のモールド部の断面図であって、(a)、(b)、(c)は各インナーリードの位置における断面図である。

【図8】図6に示した半導体装置の積層配線基板の一例を示す断面図であって、予め電子部品が接続された状態を示す図である。

【図9】本発明のさらに他の実施例による半導体装置の断面図である。

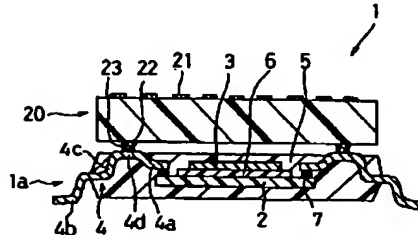
【図10】本発明のさらに他の実施例による半導体装置の断面図である。

【符号の説明】

- 1 半導体装置
- 1a, 1b, 1d モールド部
- 2 半導体チップ
- 4 リードフレーム
- 4a インナーリード
- 4b アウターリード
- 4c 凸部

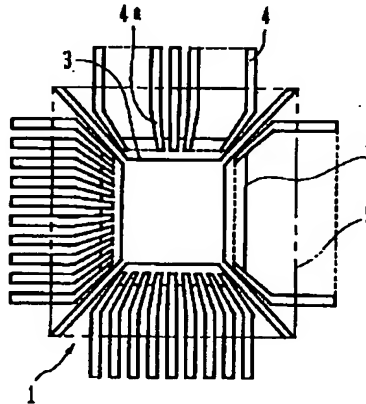
- 4d 接続部
- 5 樹脂モールド
- 7 金バンプ
- 20, 20b, 20c 積層配線基板
- 21, 22, 22c 端子
- 23, 23c ハンダバンプ
- 30 凹部
- 40, 41, 42 インナーリード
- 40a, 41a, 42a 接続部
- 40b, 41b, 42b 接続部
- 43, 44, 45 端子
- 46, 47, 48 ハンダバンプ
- 49 保護フィルム
- 50 端子
- 51 電子部品
- 60 フレキシブル配線テープ
- 62 配線部
- 62a 端子
- 62b (配線部の) 端部
- 20 63 ハンダバンプ
- 64 端子

【図1】

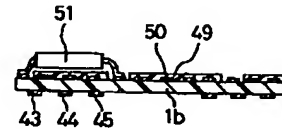


- 1 : 半導体装置
- 1a : モールド部
- 2 : 半導体チップ
- 4 : リードフレーム
- 4a : インナーリード
- 4b : アウターリード
- 4c : 凸部
- 4d : 接続部
- 5 : 樹脂モールド
- 7 : 金バンプ
- 20 : 積層配線基板
- 21, 22 : 端子
- 23 : ハンダバンプ

【図2】

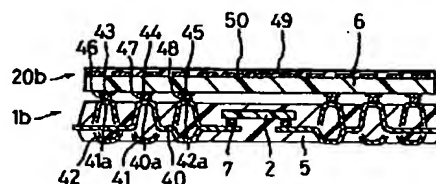


【図8】



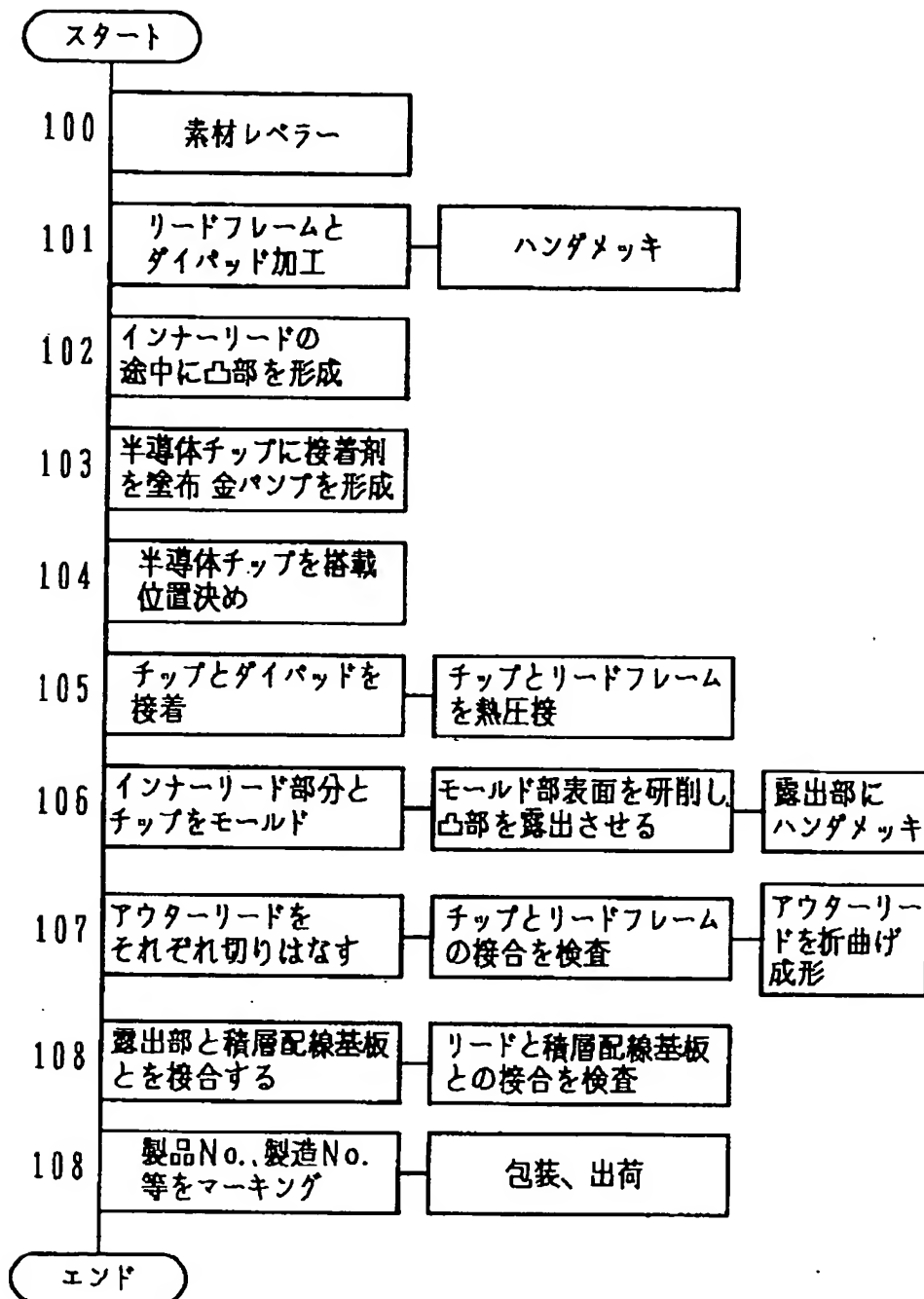
51 : 電子部品

【図6】

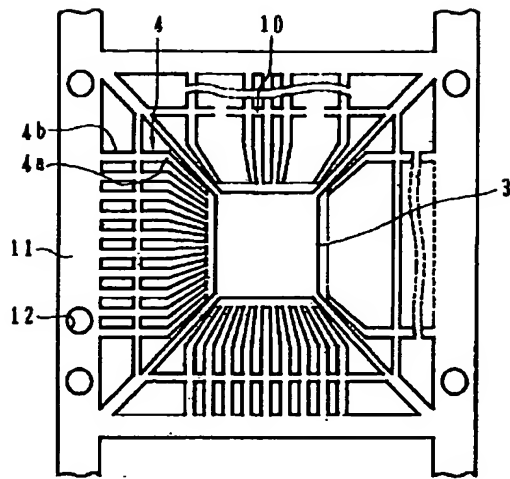


- 1b : モールド部
- 20b : 積層配線基板

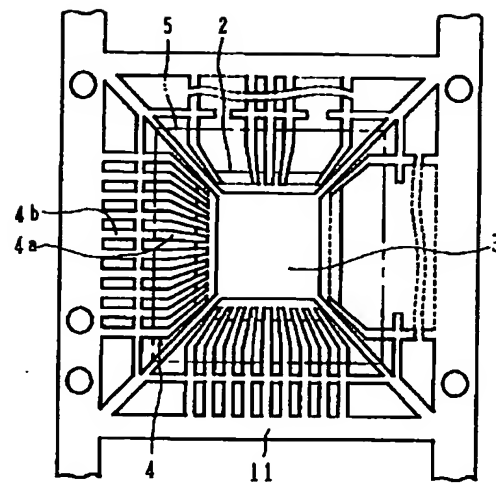
【図3】



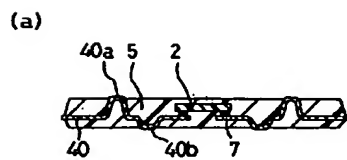
【図4】



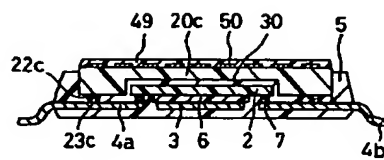
【図5】



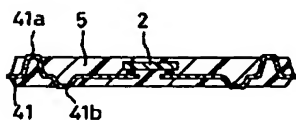
【図7】



【図9】

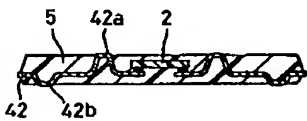


(b)

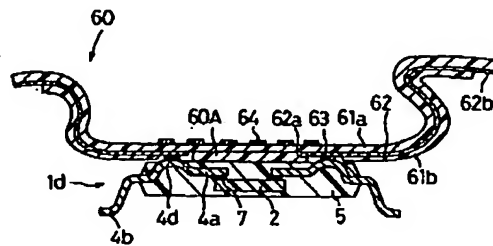


20c: 積層配線基板
22c: 端子
23c: ハンダパンパ
30: 凹部

(c)



【図10】



60: フレキシブル配線テープ
62: 配線部
62a: 端子
62b: (配線部の) 端部
63: ハンダパンパ
64: 端子

フロントページの続き

(51)Int.Cl. ⁵ // H 0 1 L 21/82	識別記号	庁内整理番号	F I	技術表示箇所
--	------	--------	-----	--------

(72)発明者 桜井 茂行
茨城県土浦市神立町650番地 日立建機株
式会社土浦工場内

(72)発明者 長野 義也
茨城県土浦市神立町650番地 日立建機株
式会社土浦工場内